

Full Text

AN 2004:970460 CAPLUS

DN 142:228251

TI Method of making semiconductor laser diode having i-type ridge

IN Ahn, Hyeong Su; Jung, Tak; Kim, Sang Muk; Sim, Byeong Ro

PA Lg Innotec Co., Ltd., S. Korea

SO Repub. Korean Kongkae Taeho Kongbo, No pp. given

CODEN: KRXXA7

DT Patent

LA Korean

FAN.CNT 1

	PATENT NO	KIND	DATE	APPLICATION NO.	DATE
PI	KR 2003010083	A	20030205	KR 2001-44853	20010725
PRAI	KR 2001-44853		20010725		

AB A method of making semiconductor laser diode having i-type ridge is provided to reduce current drift and resistance and obtain a high power, by forming a ridge of an "I" shape so that an upper width is widened and a lower width becomes narrow. An n-type buffer layer of GaAs, an active layer of AlGaAs, the first p-type clad layer of AlGaAs, an etch stop layer of GaAs, the second p-type clad layer of AlGaAs, and the first p-type cap layer are formed on an n-type substrate of GaAs. A SiN mask is formed on the first p-type cap layer. An upper part of a ridge is formed by performing a dry etch process, so that the first p-type cap layer is entirely etched and a part of the second p-type cap layer remains. The remaining clad layer is firstly etched using a corrosive soln. consisting of HF, H2O2 and ethylene glycol, secondly etched using a corrosive soln. consisting of H2SO4, H2O2, and ethylene glycol, and thirdly etched using a corrosive soln. consisting of HF, H2O2 and

ethylene glycol. The first n-type current blocking layer is formed from an upper surface of an exposed etch stop layer to a predetd. height of the ridge. The second n-type current blocking layer is formed on an upper surface of the first n-type current blocking layer so that an upper surface of the ridge is exposed. After removing the SiN mask, a final etch process is performed using a corrosive soln. consisting of NH4OH, H2O2 and ethylene glycol. The second p-type cap layer is formed on the ridge and the second n-type current blocking layer, and p-type and n-type metal electrodes are formed on a upper side of the second p-type cap layer and a lower side of the n-type substrate, resp.

INVENTOR: AHN, H S; JUNG, T; KIM, S M; SIM, B R; CHUNG, T; SHIM, B R

PATENT-ASSIGNEE: LG INNOTEK CO LTD[GLDS], LG INNOTEK CO LTD[GLDS]

PRIORITY-DATA: 2001KR-0044853 (July 25, 2001)

Ahn et al.

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
KR 388531 B	June 25, 2003	N/A	000	H01S 005/30

KR 2003010083 A	February 5, 2003	N/A	001	H01S 005/30
-----------------	------------------	-----	-----	-------------

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
KR 388531B	N/A	2001KR-0044853	July 25, 2001
KR 388531B	Previous Publ.	KR2003010083	N/A
KR2003010083A	N/A	2001KR-0044853	July 25, 2001

INT-CL (IPC): H01S005/30

ABSTRACTED-PUB-NO: KR2003010083A

BASIC-ABSTRACT:

NOVELTY - Making semiconductor laser diode having an i-type ridge is provided to reduce the current drift and resistance and obtain high power, by forming a ridge of an I shape so that an upper width is widened and a lower width becomes narrow.

DETAILED DESCRIPTION - An n-type buffer layer of GaAs, an active layer of AlGaAs, the first p-type clad layer of AlGaAs, an etch stop layer (61) of GaAs, the second p-type clad layer (63) of AlGaAs, and the first p-type cap layer (64) are formed on an n-type substrate of GaAs. A SiN mask is formed on the first p-type cap layer. An upper part of a ridge (65) is formed by performing a dry etch process, so that the first p-type cap layer is entirely etched and a part of the second p-type cap layer remains. The remaining clad layer is firstly etched using a corrosive solution consisting of HF, H₂O₂ and ethylene glycol, secondly etched using a corrosive solution consisting of H₂SO₄, H₂O₂, and ethylene glycol, and thirdly etched using a corrosive solution consisting of HF, H₂O₂ and ethylene glycol. The first n-type current blocking layer (67) is formed from an upper surface of an exposed etch stop layer (61) to a predetermined height of the ridge. The second n-type current blocking layer (69) is formed on an upper surface of the first n-type current blocking layer so that an upper surface of the ridge is exposed. After removing the SiN mask, a final etch process is performed using a corrosive solution consisting of NH₄OH, H₂O₂ and ethylene glycol. The second p-type cap layer is formed on the ridge and the second n-type current blocking layer, and p-type and n-type metal electrodes (73, 75) are formed on a upper side of the second p-type cap layer and a lower side of the n-type substrate, respectively.

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl. ⁷
H01S 5/30

(11) 공개번호 특2003-0010083
(43) 공개일자 2003년02월05일

(21) 출원번호 10-2001-0044853
(22) 출원일자 2001년07월25일

(71) 출원인 엘지이노텍 주식회사
서울 강남구 역삼동 736-1번지

(72) 발명자 안형수
부산광역시영도구동삼2동한국해양대학교공과대학응용과학부
김상목
광주광역시광산구장덕동978-1
심병로
광주광역시광산구월곡2동하남부영아파트205-1105
정탁
광주광역시광산구장덕동978-1

(74) 대리인 김영철

심사청구 : 있음

(54) 아이형 리지를 가지는 반도체 레이저 다이오드의 제조방법

요약

본 발명에 따른 I형 리지를 가지는 반도체 레이저 다이오드의 제조방법은 리지가 "I" 형상으로 마련되므로 상면의 폭은 넓고 밑면의 폭은 상대적으로 좁다. 그러므로 전류의 확산이 줄어들고, 모드가 안정화됨과 동시에 저항이 감소되어 고출력을 안정적으로 얻을 수 있다. 또한, 리지를 형성하는 캡층과 P형클래드층 사이의 각이 커짐과 동시에 완만하게 형성되므로, 활성층의 상면과 리지의 측면측에 전류차단층을 용이하게 재성장시킬 수 있다. 또한, 불산(HF)+과산화수소수(H₂O₂)+에틸렌글리콜계 부식액과 황산(H₂SO₄)+과산화수소수(H₂O₂)+에틸렌글리콜계 부식액을 이용하여 선택적으로 식각하면서 리지를 형성하고, 최종적으로 SiN마스크를 제거한다. 그러므로 종래의 공정에서 수행된 2차SiN마스크를 형성하는 공정을 수행할 필요가 없고, 재성장된 N형전류차단층과 2차캡층의 일부 및 2차SiN마스크를 제거하는 공정을 수행할 필요가 없다. 즉, 종래의 공정에 비하여 적어도 4개 이상의 단위공정이 줄어들므로 대단히 경제적이다. 또한, 그 구조의 특성상 광학적 손상이 최소화되므로 고출력 장치에 안정적으로 사용할 수 있다.

대표도

도 3

명세서

도면의 간단한 설명

도 1a 및 도 1b는 종래의 반도체 레이저 다이오드의 제조공정을 보인 도.

도 2는 도 1a의 "P" 부 확대도.

도 3은 본 발명의 일 실시예에 따른 레이저 다이오드의 구성을 보인 단면도.

도 4는 본 발명의 일 실시예에 따른 리지의 사시도.

도 5a 및 도 5b는 본 발명의 일 실시예에 따른 반도체 레이저 다이오드의 제조공정을 보인도.

도면의 주요부분에 대한 부호의 설명

51 : N형기관53 : N형바퍼층

55 : N형클래드층57 : 활성층

59 : P형1차클래드층61 : 식각차단층

63 : P형2차클래드층64 : P형1차캡층

65 : 리지66 : SiN마스크

67 : N형1차전류차단층69 : N형2차전류차단층

71 : P형2차캡층73 : P형메탈전극

75 : N형메탈전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 리지(Ridge)를 I 형상으로 형성한 I형 리지를 가지는 반도체 레이저 다이오드의 제조방법에 관한 것이다.

반도체 레이저 다이오드란 반도체에 과잉 운반자를 대량으로 주입했을 때 전자와 양공(陽孔)이 에너지갭을 넘어서 재결합할 때 발광하는 효과를 이용한 레이저이다. 반도체 레이저 다이오드는 GaAs(갈륨비소)와 $Ga_{1-x}Al_xAs$ 의 P-N 접합을 이용하는 것이 가장 중요한데, 종래의 반도체 레이저 다이오드의 구조 및 제조방법을 도 1a, 도 1b 및 도 2를 참조하여 설명한다. 도 1a 및 도 1b는 종래의 반도체 레이저 다이오드의 제조공정을 보인 도이고, 도 2는 도 1a의 "P" 부 확대도이다.

도시된 바와 같이, 단계(S10)에서는 N형기판(11) 위에 N형버퍼층(13)과 N형클래드층(15)과 활성층(17)과 P형1차클래드층(19)과 식각차단층(21)과 P형2차클래드층(23) 및 캡층(24)을 순차적으로 성장시킨 후, 캡층(24) 위에 포토리소그래피공정으로 1차SiN마스크(27)를 형성한다. 그리고, 단계(21)에서는 황산(H_2SO_4)+물(H_2O)+과산화수소(H_2O_2)로 이루어진 식각용액으로 캡층(24)을 완전히 식각하고 P형2차클래드층(23)은 소정 두께로 식각하며, 단계(S25)에서는 불산이 함유된 식각용액으로 P형2차클래드층(23)을 완전히 식각한다. 이때, 캡층(24)과 P형2차클래드층(23)은 재질의 특성상 비등방성으로 식각된다. 그러면, 캡층(24) 및 P형2차클래드층(23)에 의해 삼각형태의 리지(Ridge)(25)가 형성된다.

그리고, 단계(S30)에서는 1차SiN마스크(27)를 제거하고, 단계(S40)에서는 식각차단층(21)의 상면에서부터 N형1차전류차단층(31)과 N형2차전류차단층(33)을 순차적으로 성장시킨다. 이때, N형1차전류차단층(31)과 N형2차전류차단층(33)은 리지(25)의 측면 및 상면에도 성장된다.

그후, 단계(S50)에서는 N형2차전류차단층(33)의 상면에 2차SiN마스크(37)를 형성하는데, 이때 리지(25)의 상면에는 2차SiN마스크(37)가 덮이지 않게 2차SiN마스크(37)를 형성한다. 그리고, 단계(S61) 및 단계(S65)에서는 리지(25)의 상면에 성장된 N형2차전류차단층(33) 및 N형1차전류차단층(31)을 각각 식각하고, 단계(S70)에서는 2차SiN마스크(37)를 제거한다.

그리고, 단계(S80)에서는 리지(25)의 상면에 전류통과층(39)을 성장시켜 리지(25)에 전류가 통하게 한 후, 전류통과층(39)의 상면 및 N형기판(11)의 하면에 P형메탈전극(41)과 N형메탈전극(43)을 각각 형성한다.

전술한 바와 같이, 반도체 레이저 다이오드는 GaAs와 $Ga_{1-x}Al_xAs$ 의 P-N접합을 이용한다. 그런데, GaAs는 다이아몬드 격자구조(Zinc-blende)를 가지며 결정면에 따라 다른 속도로 식각(이하 "비등방성식각"이라 함)된다. 즉, GaAs는 결정면의 방향에 따라 원자배열밀도 및 원자간 결합이 다르기 때문에 식각되는 면에 따라 삼각모양 또는 도브테일(Dovetail) 모양이 형성되고, 삼각모양의 경우에는 경사각(α)이 약 55° 정도를 이룬다(도 2참조).

이로인해, 종래의 방법으로 제조된 반도체 레이저 다이오드는 다음과 같은 단점이 있다.

첫째, 캡층(24) 및 P형2차클래드층(23)을 식각할 때, 리지(25)의 밑면의 폭(W)을 $2\mu m$ 이하로 식각하면 리지(25)의 상면의 폭은 거의 "0"가 된다. 그러면, 면적에 반비례하는 저항으로 인하여 반도체 레이저 다이오드는 높은 저항을 갖게되어 고출력을 얻을 수 없는 단점이 있다. 또한, 리지(25)의 상면의 폭이 거의 "0"이므로 전류통과층(39)을 리지(25)의 상면에 형성하여 정열시키기 어려운 단점이 있다.

둘째, 상기의 단점을 극복하기 위하여 리지(25)의 밑면의 폭(W)이 $3\mu m$ 이상이 되게 식각을 하면, 전류의 확산 및 모드 불안정으로 인하여 고출력을 얻을 수 없는 단점이 있다. 또한, 리지(25)의 밑면의 폭(W)을 $3\mu m$ 이상이 되게 식각하여도, 리지(25)의 상면의 폭이 $0.5\mu m$ 이상이 되지 않으므로, 이 또한 전류통과층(39)을 리지(25)의 상면에 형성하여 정열시키기 어려운 단점이 있다.

셋째, 식각에 의하여 리지(25)의 캡층(24)과 리지(25)의 P형2차클래드층(23)은 도브테일형상을 이루므로, 리지(25)의 캡층(24)과 리지(25)의 P형1차클래드층(23) 사이의 공간으로 N형전류차단층(31,33)을 재성장시키기 어려운 단점이 있다.

넷째, Al의 조성이 0.5이상인 결정을 불산으로 에칭할 때의 에칭속도는 수천Å인데, 이로인해 리지의 폭을 정밀하게 조절하기 어려운 단점이 있다.

다섯째, 불산용액에 의하여 Al의 조성이 0.5이상인 결정의 표면이 검게 변하는 단점이 있다.

여섯째, 종래의 레이저 다이오드는 그 구조상 광학적 손상이 많이 발생하여 고출력에 취약한 단점이 있다.

일곱째, 종래의 제조방법은 최소한 10개 이상의 단위공정을 수행하여야 하므로 제조원가가 상승하는 단점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같은 문제점을 해결하기 위하여 창작된 것으로, 본 발명의 목적은 상면의 폭은 넓고 밑면의 폭은 상대적으로 좁도록 리지를 "I" 형상으로 형성하여, 전류의 확산을 줄이고 모드를 안정화시키며 저항을 감소시켜 고출력을 얻을 수 있는 I형 리지를 가지는 반도체 레이저 다이오드의 제조방법을 제공함에 있다.

본 발명의 다른 목적은 패턴과 리지 사이의 공간으로 전류차단층을 용이하게 재성장시킬 수 있는 I형 리지를 가지는 반도체 레이저 다이오드의 제조방법을 제공함에 있다.

본 발명의 또 다른 목적은 리지의 상면에 전류통과층을 용이하게 형성하여 정렬할 수 있는 I형 리지를 가지는 반도체 레이저 다이오드의 제조방법을 제공함에 있다.

본 발명의 또 다른 목적은 제조공정을 단축하여 원가를 절감할 수 있는 반도체 레이저 다이오드의 제조방법을 제공함에 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위한 본 발명에 따른 I형 리지를 가지는 반도체 레이저 다이오드의 제조방법은 GaAs재의 N형기판 상면에서부터 순차적으로 GaAs재의 N형버퍼층, AlGaAs계 재료의 N형클래드층, AlGaAs계 재료의 활성층, AlGaAs계 재료의 P형1차클래드층, GaAs재의 식각차단층, AlGaAs계 재료의 P형2차클래드층 및 GaAs재의 P형1차캡층을 성장하고, 상기 P형1차캡층의 상면에 SiN마스크를 형성하는 단계; 상기 SiN마스크가 형성된 상기 P형1차캡층 및 상기 P형2차클래드층을 건식으로 식각하되, 상기 P형1차캡층은 전부 식각하고 상기 P형2차클래드층은 소정 두께가 잔존하도록 식각하여 리지의 상부측을 형성하는 단계; 상기 건식식각에 의하여 소정 두께만 잔존하는 상기 P형2차클래드층을 불산(HF)+과산화수소수(H_2O_2)+에틸렌글리콜계의 부식액으로 1차 식각하고, 황산(H_2SO_4)+과산화수소수(H_2O_2)+에틸렌글리콜계 부식액으로 2차 식각한 후, 불산(HF)+과산화수소수(H_2O_2)+에틸렌글리콜계의 부식액으로 3차 식각하여 상기 리지의 하부측을 형성하는 단계; 상기 부식액의 식각에 의하여 외부로 노출된 상기 식각차단층의 상면에서부터 상기 리지의 소정 높이 까지 AlGaAs계 재료의 N형1차전류차단층을 성장시키는 단계; 상기 N형1차전류차단층의 상면에 GaAs재의 N형2차전류차단층 성장시키되, 상기 리지의 상면은 외부로 노출되게 상기 N형2차전류차단층을 성장시키는 단계; 상기 SiN마스크를 완전히 식각한 후, 암모니아(NH_4OH)+과산화수소수(H_2O_2)+에틸렌글리콜계의 부식액으로 최종식각하는 단계; 상기 리지의 상면 및 상기 N형2차전류차단층의 상면에 GaAs계 재료의 P형2차캡층을 성장시키는 단계; 상기 P형2차캡층의 상면 및 상기 N형기판의 하면에 P형메탈전극 및 N형메탈전극을 각각 형성하는 단계를 수행한다.

이하, 첨부한 도면을 참조하여 본 발명의 일 실시예에 따른 I형 리지를 가지는 반도체 레이저 다이오드의 제조방법을 상세히 설명한다.

도 3는 본 발명의 일 실시예에 따른 레이저 다이오드의 구성을 보인 단면도이며, 도 4는 본 발명의 일 실시예에 따른 리지의 사시도이다.

도시된 바와 같이, GaAs재의 N형기판(51)이 마련된다. N형기판(51)의 상면에는 GaAs재의 N형버퍼층(53)이 성장되고, N형버퍼층(53)의 상면에는 AlGaAs계 재료의 N형클래드층(55)이 성장된다. 그리고, N형클래드층(55)의 상면에는 AlGaAs계 재료의 활성층(57)이 성장되고, 활성층(57)의 상면에는 AlGaAs계 재료의 P형1차클래드층(59)이 성장된다. 그리고, P형1차클래드층(59)의 상면에는 GaAs재의 식각차단층(61)과 AlGaAs계 재료의 P형2차클래드층(63) 및 GaAs재의 P형1차캡층(64)이 성장된다.

P형1차캡층(64)과 P형2차클래드층(63)의 대부분은 식각되고, 잔존하는 P형1차캡층(64)과 P형2차클래드층(63)에 의하여 리지(Ridge)가 형성된다. 즉, 후술할 SiN마스크(66)(도 5a참조)의 바로 하측에 잔존하는 P형1차캡층(64) 및 P형2차클래드층(63)에 의하여 리지(65)가 형성되는데, 리지(65)의 상면 및 밑면의 폭($W1, W2$)과 높이(H)는 1.5~

식각에 의하여 외부로 노출된 식각차단층(61)의 상면에서부터 리지(65)의 소정 높이까지 AlGaAs계 재료의 N형1차전류차단층(67)이 성장되고, N형1차전류차단층(67)의 상면에는 GaAs계의 N형2차전류차단층(69)이 성장된다. 이때, N형2차전류차단층(69)은 리지(65)의 높이와 대략 동일한 높이까지 성장되되, 리지(65)의 상면을 덮지 않도록 성장된다.

그리고, N형2차전류차단층(69)의 상면 및 리지(65)의 상면에는 AlGaAs계 재료의 P형2차캡층(71)이 성장되는데, 이로 인해 전류가 흐르게 된다. 그리고, P형2차캡층(71)의 상면 및 N형기판(51)의 하면에는 P형메탈전극(73) 및 N형메탈전극(75)이 형성된다.

본 실시예에 따른 반도체 레이저 다이오드의 리지(65)는 상면의 폭(W1)이 하면의 폭(W2)과 동일하게 넓으므로 고출력을 얻을 수 있고, 리지(65)의 상면과 측면이 이루는 각(β)은 약 85° 정도로 넓고 완만하므로 재성장용 용이하게 할 수 있다. 그리하여, 780nm의 CD Rewritable용 고출력 레이저 다이오드, 808nm의 고출력 레이저 다이오드 및 980nm 펄스용 고출력 레이저 다이오드로 사용된다.

상기와 같이 구성된 본 실시예에 따른 반도체 레이저 다이오드의 제조공정을 도 5a 및 도 5b를 참조하여 설명한다. 도 5a 및 도 5b는 본 발명의 일 실시예에 따른 반도체 레이저 다이오드의 제조공정을 보인도이다.

도시된 바와 같이, 단계(S100)에서는 GaAs계의 N형기판(51)의 상면에서부터 순차적으로 GaAs계의 N형버퍼층(53), AlGaAs계 재료의 N형클래드층(55), AlGaAs계 재료의 활성층(57), AlGaAs계 재료의 P형1차클래드층(59), GaAs계의 식각차단층(61), AlGaAs계 재료의 P형2차클래드층(63) 및 GaAs계의 P형1차캡층(64)을 성장하고, P형1차캡층(64)의 상면에 $0.3 \sim 0.5 \mu\text{m}$ 두께로 SiN마스크(66)를 형성한다.

그후, 단계(S110)에서는 P형1차캡층(64) 및 P형2차클래드층(63)을 건식식각하는데, 이때, P형1차캡층(64)은 완전히 식각하고 P형2차클래드층(63)은 $0.2 \sim 0.7 \mu\text{m}$ 정도의 두께가 잔존하도록 건식식각한다. 그러면, 리지(65)의 상부측이 형성되는 것이다.

그리고, 단계(S120)에서는 건식식각단계(S110)에 의하여 소정 두께만 잔존하는 P형2차클래드층(63)을 식각용액으로 완전히 제거하여 리지(65)의 하부측을 형성하면, 리지(65)가 완성된다. 즉, 리지(65)는 SiN마스크(66)의 바로 하측에 존재하는 P형1차캡층(64)과 P형2차클래드층(63)을 말하며, P형2차클래드층(63)이 도파로이다.

단계(S120)에서 사용되는 식각용액은 불산(HF)+과산화수소수(H_2O_2)+에틸렌글리콜(Ethylene-glycol)계 부식액과 황산(H_2SO_4)+과산화수소수(H_2O_2)+에틸렌글리콜계 부식액이다. 상세히 설명하면, 단계(S120)는 불산(HF)+과산화수소수(H_2O_2)+에틸렌글리콜(Ethylene-glycol)계 부식액으로 P형2차클래드층(63)을 식각하는 단계(S121)와, 황산(H_2SO_4)+과산화수소수(H_2O_2)+에틸렌글리콜계 부식액으로 P형2차클래드층(63)을 다시 식각하는 단계(S125)를 포함한다. 즉, 단계(S121)와 단계(S125)는 교대로 다수번 수행되는데, 이때 최초의 식각공정 및 최후의 식각공정은 반드시 불산(HF)+과산화수소수(H_2O_2)+에틸렌글리콜(Ethylene-glycol)계 부식액을 사용한 식각이어야 한다.

불산(HF)+과산화수소수(H_2O_2)+에틸렌글리콜(Ethylene-glycol)계 부식액은 GaAs계 및 AlGaAs계 재료에 대하여 비등방성 에칭특성이 매우 약하고, 황산(H_2SO_4)+과산화수소수(H_2O_2)+에틸렌글리콜계 부식액은 AlGaAs계 재료인 P형2차클래드층(63) 대하여 반응하지 않는다. 그러므로, 상면과 밑면의 폭 및 높이가 $1.5 \sim 3.5 \mu\text{m}$ 정도인 "I"형상의 리지(65)를 형성할 수 있다.

단계(S130)에서는 건식식각 및 부식액에 의한 식각으로 외부로 노출된 식각차단층(61)의 상면에서부터 리지(65)의 소정 높이까지 AlGaAs계의 N형1차전류차단층(67)을 성장시키고, N형1차전류차단층(67)의 상면에는 GaAs계의 N형2차전류차단층(69)을 성장시킨다. 이때, 리지(64)의 상면은 외부로 노출되게 N형2차전류차단층(69)을 성장시킨다.

그리고, 단계(S140)에서는 BOE 식각용액을 사용하여 SiN마스크(65)를 완전히 제거하고, 암모니아(NH_4OH)+과산화수소수(H_2O_2)+에틸렌글리콜계 부식액으로 최종식각을 한다. 마지막으로, 단계(S150)에서는 리지(65)의 상면 및 N형2차전류차단층(69)의 상면에 GaAs계의 P형2차캡층(71)을 성장시켜 리지(65)에 전류가 통하게 한 후, P형2차캡층(71)의 상면 및 N형기판(51)의 하면에 P형메탈전극(73) 및 N형메탈전극(75)을 각각 형성한다.

발명의 효과

이상에서 설명하듯이, 본 발명에 따른 I형 리지를 가지는 반도체 레이저 다이오드의 제조방법은 리지가 "I" 형상으로 마련되므로 상면의 폭은 넓고 밑면의 폭은 상대적으로 좁다. 그러므로 전류의 확산이 줄어들고, 모드가 안정화됨과 동시에 저항이 감소되어 고출력을 안정적으로 얻을 수 있다.

또한, 리지를 형성하는 캡층과 P형클래드층 사이의 각이 커짐과 동시에 완만하게 형성되므로, 활성층의 상면과 리지의 측면측에 전류차단층을 용이하게 재성장시킬 수 있다.

또한, 불산(HF)+과산화수소수(H_2O_2)+에틸렌글리콜계 부식액과 황산(H_2SO_4)+과산화수소수(H_2O_2)+에틸렌글리콜계 부식액을 이용하여 선택적으로 식각하면서 리지를 형성하고, 최종적으로 SiN마스크를 제거한다. 그러므로 종래의 공정에서 수행된 2차SiN마스크를 형성하는 공정을 수행할 필요가 없고, 재성장된 N형전류차단층과 2차캡층의 일부 및 2차SiN마스크를 제거하는 공정을 수행할 필요가 없다. 즉, 종래의 공정에 비하여 적어도 4개 이상의 단위공정이 줄어들므로 대단히 경제적이다.

또한, 그 구조의 특성상 광학적 손상이 최소화되므로 고출력 장치에 안정적으로 사용할 수 있다.

이상에서는, 본 발명의 일 실시예에 따라 본 발명을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 변경 및 변형한 것도 본 발명에 속함은 당연하다.

(57) 청구의 범위

청구항 1.

GaAs재의 N형기판 상면에서부터 순차적으로 GaAs재의 N형버퍼층, AlGaAs계 재료의 N형클래드층, AlGaAs계 재료의 활성층, AlGaAs계 재료의 P형1차클래드층, GaAs재의 식각차단층, AlGaAs계 재료의 P형2차클래드층 및 GaAs재의 P형1차캡층을 성장하고, 상기 P형1차캡층의 상면에 SiN마스크를 형성하는 단계;

상기 SiN마스크가 형성된 상기 P형1차캡층 및 상기 P형2차클래드층을 건식으로 식각하되, 상기 P형1차캡층은 전부 식각하고 상기 P형2차클래드층은 소정 두께가 잔존하도록 식각하여 리지의 상부측을 형성하는 단계;

상기 건식식각에 의하여 소정 두께만 잔존하는 상기 P형2차클래드층을 불산(HF)+과산화수소수(H_2O_2)+에틸렌글리콜계의 부식액으로 1차 식각하고, 황산(H_2SO_4)+과산화수소수(H_2O_2)+에틸렌글리콜계 부식액으로 2차 식각한 후, 불산(HF)+과산화수소수(H_2O_2)+에틸렌글리콜계의 부식액으로 3차 식각하여 상기 리지의 하부측을 형성하는 단계;

상기 부식액의 식각에 의하여 외부로 노출된 상기 식각차단층의 상면에서부터 상기 리지의 소정 높이 까지 AlGaAs계 재료의 N형1차전류차단층을 성장시키는 단계;

상기 N형1차전류차단층의 상면에 GaAs재의 N형2차전류차단층 성장시키되, 상기 리지의 상면은 외부로 노출되게 상기 N형2차전류차단층을 성장시키는 단계;

상기 SiN마스크를 완전히 식각한 후, 암모니아(NH_4OH)+과산화수소수(H_2O_2)+에틸렌글리콜계의 부식액으로 최종 식각하는 단계;

상기 리지의 상면 및 상기 N형2차전류차단층의 상면에 GaAs계 재료의 P형2차캡층을 성장시키는 단계;

상기 P형2차캡층의 상면 및 상기 N형기판의 하면에 P형메탈전극 및 N형메탈전극을 각각 형성하는 단계를 수행하는 것을 특징으로 하는 반도체 레이저 다이오드 제조방법.

청구항 2.

제 1 항에 있어서,

상기 불산(HF)+과산화수소수(H_2O_2)+에틸렌글리콜계 부식액을 사용한 식각과 상기 황산(H_2SO_4)+과산화수소수(H_2O_2)+에틸렌글리콜계 부식액을 사용한 식각은 교대로 다수번 반복되되, 처음과 마지막은 상기 불산(HF)+과산화수소수(H_2O_2)+에틸렌글리콜계 부식액으로 식각하는 것을 특징으로 하는 반도체 레이저 다이오드 제조방법.

청구항 3.

제 2 항에 있어서,

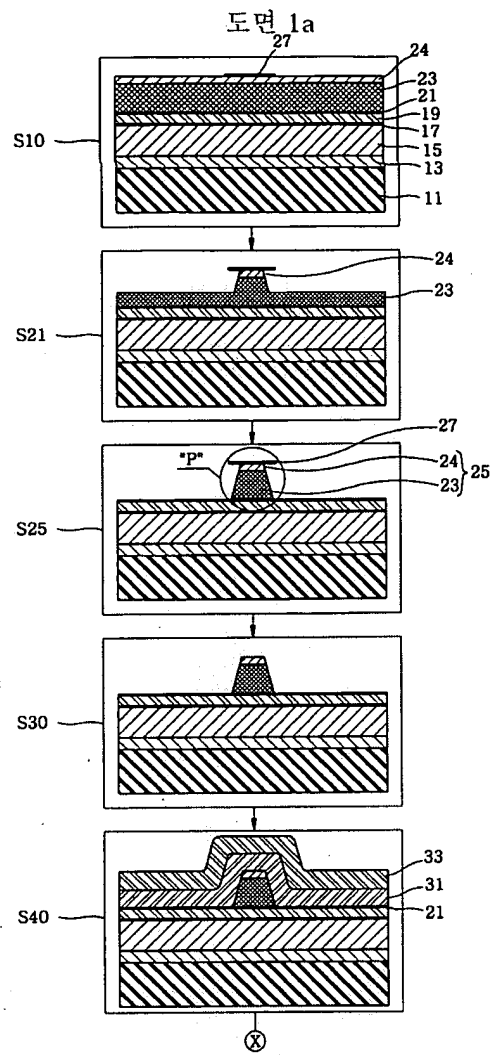
상기 SiN마스크의 두께는 $0.3\sim 0.5\mu m$ 이고, 상기 건식식각 후에 잔존하는 상기 P형2차클래드층의 두께는 $0.2\sim 0.7\mu m$ 인 것을 특징으로 하는 반도체 레이저 다이오드 제조방법.

청구항 4.

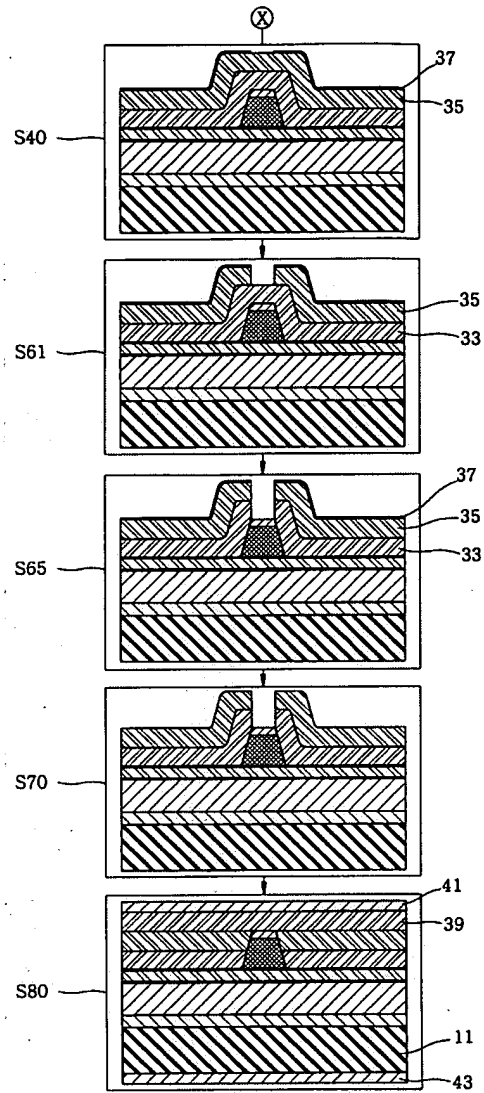
제 2 항 또는 제 3 항에 있어서,

상기 리지의 상면과 밑면의 폭 및 높이는 $1.5\sim 3.5\mu m$ 인 것을 특징으로 하는 반도체 레이저 다이오드 제조방법.

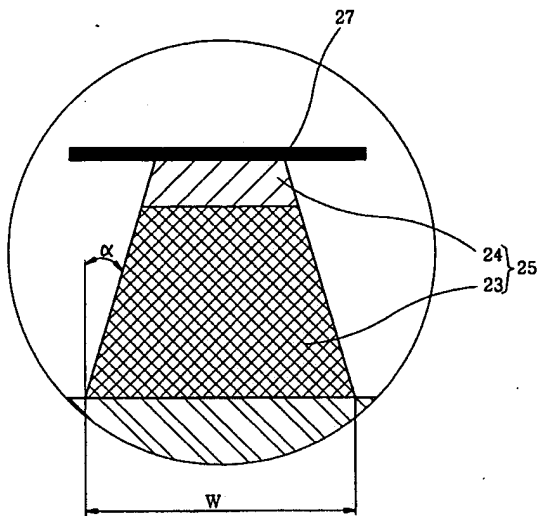
도면



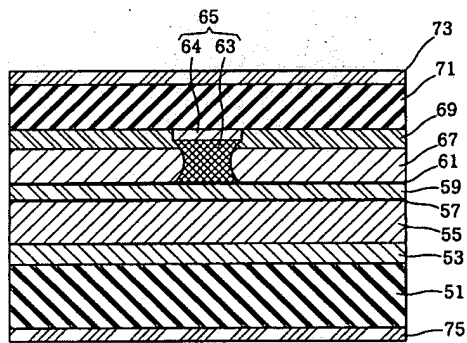
도면 1b



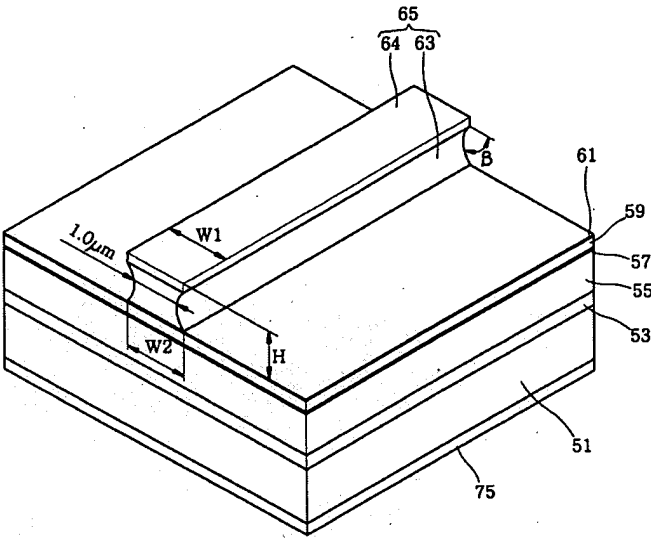
도면 2



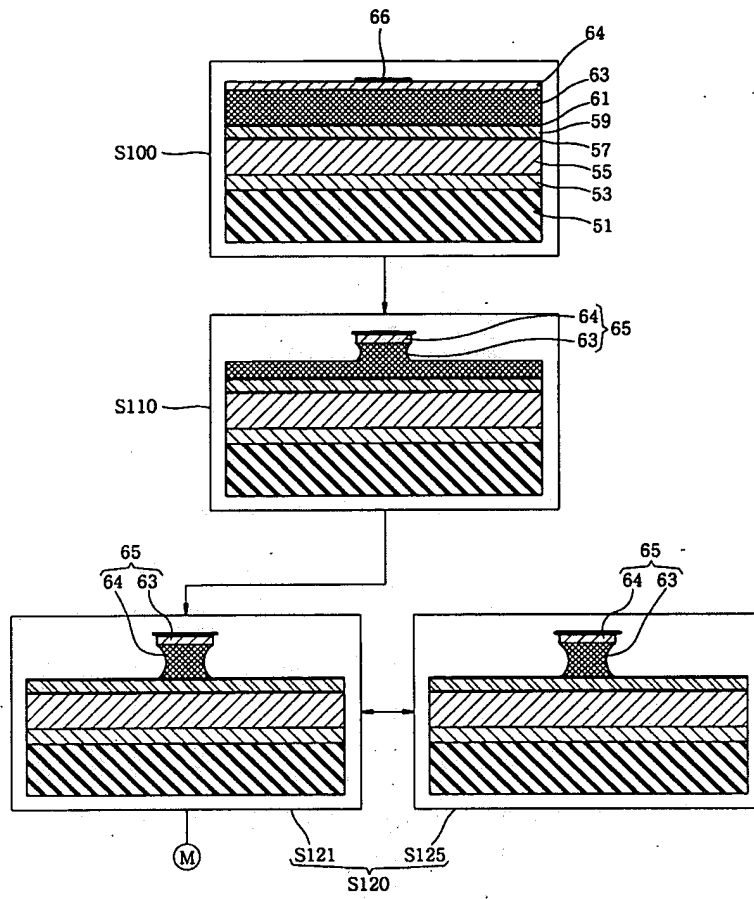
도면 3



도면 4



도면 5a



도면 5b

